

2 5/3/2 995
5/3/2 995

Patent number: JP60066863
Publication date: 1985-04-17
Inventor: ENOMOTO TAKAMICHI; UEHARA KIYOHICO; OOTA
WASABUROU; MATSUMOTO FUYUHIKO;
KOBAYASHI SHIYUNSUKE
Applicant: RICOH KK
Classification:
- international: H01L27/12
- european: H01L29/786; H01L29/786E; H01L29/786F
Application number: JP19830175762 19830922
Priority number(s): JP19830175762 19830922

Report a data error here

Abstract of JP60066863

PURPOSE:To prevent metal diffusion into the substrate by means of an Si thin film and enhance the degree of freedom of the shape by a method wherein a thin film of Si compound is adhered on a flexible resin substrate, and a gate electrode, gate insulation film, semiconductor film, source electrode and drain electrode are successively laminated thereon into the thin film transistor. **CONSTITUTION:**The thin film 7 of an Si compound such as SiO, SiO₂ or Si₃N₄ is adhered on the flexible substrate 1 made of polyethylenephthalate, polycarbonate or the like. Next, the gate insulation film 3 of Ta₂O₅, Si₃N₄ or the like is surrounded by the formation of the gate electrode 2 made of Al, Au, etc. in a fixed region on this film 7, and the semiconductor film 4 made of Te, amorphous Si, etc. is provided thereon. Thereafter, the source electrode 5 and the drain electrode 6 are mounted from both ends of the film 4 onto the film 7, respectively. Thus, the titled substrate with no decrease in the transistor function with times is obtained.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-66863

⑬ Int. Cl.⁴
H 01 L 29/78
// H 01 L 27/12識別記号 庁内整理番号
8422-5F
8122-5F

⑭ 公開 昭和60年(1985)4月17日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 薄膜トランジスター基板

⑯ 特 願 昭58-175762

⑰ 出 願 昭58(1983)9月22日

⑱ 発 明 者	榎 本 孝 道	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	上 原 清 博	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	太 田 和 三 郎	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	松 本 冬 彦	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑱ 発 明 者	小 林 駿 介	東京都練馬区西大泉3-13-40	
⑲ 出 願 人	株 式 会 社 リ コ ー	東京都大田区中馬込1丁目3番6号	
⑳ 代 理 人	弁 理 士 榊 山 亨		

明 細 書

発明の名称

薄膜トランジスター基板

特許請求の範囲

可撓性を有する樹脂基板上に、ケイ素化合物の薄膜を形成し、この薄膜上に、ゲート電極、ゲート絶縁膜、半導体膜、ソース電極、ドレイン電極を順次積層形成して、薄膜トランジスターとしたことを特徴とする、薄膜トランジスター基板。

発明の詳細な説明

(技術分野)

この発明は、薄膜トランジスター基板、詳しくは、全体として可撓性を有する薄膜トランジスター基板に関する。

(従来技術)

薄膜トランジスター、すなわち、薄膜状に形成されたトランジスターが知られている(特開昭58-106860号公報、特開昭58-106861号公報、特開昭56-23780号公報等)。

しかし、従来知られている薄膜トランジスター

は、ガラスやシリコン等、硬質の基板を用い、この硬質基板上に薄膜トランジスターを形成している。このため、薄膜トランジスター基板の形状が硬質基板により限定されてしまう、衝撃に弱い、基板を薄くすることが困難である、取扱いにおける作業性が悪い、等々の問題があった。

このような問題を解決するべく、可撓性を有する樹脂基板上に、薄膜トランジスターを形成することが意図された。

例えば、第1図は、発明者らが試作した薄膜トランジスター基板の1例を説明図的に示している。図中、符号1は、ポリエチレンテレフタレートを材料とする可撓性の樹脂基板、符号2はゲート電極、符号3はゲート絶縁膜、符号4は半導体膜、符号5はソース電極、符号6はドレイン電極を、それぞれ示している。ゲート絶縁膜3は、 Ta_2O_5 の薄膜、半導体膜4はテルルにより形成されている。

この可撓性の薄膜トランジスター基板において、薄膜トランジスターは、製造直後、従来の、硬質

基板を用いたものと同様の良好なトランジスター機能を示したが、この機能は、比較的短時間で低下してしまった。

すなわち、スイッチングにおける、オン電流について見ると、その値は、第2図の曲線2-1で示すように、製造後100時間もすると、製造直後の値の $1/10$ 程度の値にまで低下してしまうのである。

(目的)

そこで、本発明は、上記の如き、可撓性の薄膜トランジスター基板における、経時的なトランジスター機能の低下を有効に軽減させた、薄膜トランジスター基板の提供を目的とする。

(構成)

以下、本発明を説明する。

本発明の薄膜トランジスター基板は、可撓性を有する樹脂基板上に、ケイ素化合物の薄膜を形成し、この薄膜上にゲート電極、ゲート絶縁膜、半導体膜、ソース電極、ドレイン電極を積層形成して構成される。

可撓性を有する樹脂基板の材料としては、ポリ

エチレンテレフタレート、ポリカーボネート、ポリスルホン、ポリエーテルスルホン、ポリイミド、ポリプロピレン、セルロースアセテート、セルローストリアセテート、変成ポリエステル等が好適である。

また、ゲート絶縁膜の材料としては、 Ta_2O_5 、 Si_3N_4 等が適当である。半導体膜の材料としては、テルル、アモルファスシリコン等が適している。

ケイ素化合物としては、 SiO 、 SiO_2 、 Si_3N_4 等があげられる。

電極の材料としては、アルミニウム、金等の各種金属、酸化インジウム等の各種金属酸化物を用いることができる。

なお、樹脂基板は一般に耐熱性がないので、基板上に各種薄膜を形成するのに、基板の変形温度以上に加熱することなく膜形成を可能ならしめる、蒸着法もしくはスパッタリング法を用いる。

ケイ素化合物による薄膜の膜厚は、 $100\text{Å} \sim 3000\text{Å}$ 、好ましくは、 $1000\text{Å} \sim 2000\text{Å}$ が良い。

さて、樹脂基板上に薄膜トランジスターを形成

した場合、トランジスター機能が時間とともに低下する原因は、樹脂基板内への金属の拡散であると考えられる。

従って、この拡散を防止することによって、トランジスター機能の低下を、有効に軽減できると期待される。

そこで、樹脂基板への拡散を以下の如き方法で調べた。

樹脂基板としてポリエチレンテレフタレートのフィルムを用いた。

この樹脂基板を3つのグループに分けた。第1のグループでは、樹脂基板上に直接、テルルの薄膜を形成した。第2のグループでは、樹脂基板上に、 Ta_2O_5 の薄膜を形成し、この薄膜上に、テルルの薄膜を形成した。第3のグループでは、樹脂基板上に、 SiO 、 SiO_2 、 Si_3N_4 等のケイ素化合物の薄膜を形成し、この薄膜の上にテルルの薄膜を形成した。このような、3グループの被検体における光の透過率を調べた。すなわち、テルルが、樹脂基板中に拡散すると、被検体における透過率

が変化する。従って、透過率の変化によって、テルルの拡散の有無を知ることができる。

被検体における光の透過率は、被検体製造直後の値を1とし、製造から1ヶ月後(720時間後)における透過率を、製造直後の値と比較した。その結果は以下の通りである。

第1のグループでは製造1ヶ月後の透過率は0.9、第2のグループでは、0.8であって、これら第1、第2のグループの被検体では、樹脂基板へのテルルの拡散が認められた。

しかるに、第3のグループの被検体では、製造1ヶ月後も、透過率は、製造直後と同じく1を示し、拡散が有効に防止されていることが知られた。このようにして、ケイ素化合物の薄膜が、樹脂基板への金属拡散を防止する効果を有することが分った。

そこで、第3図に示すように、ポリエチレンテレフタレートの樹脂基板1上に、 SiO_2 の薄膜7を蒸着形成し、その上に酸化インジウムによるゲート電極2、 Ta_2O_5 によるゲート絶縁膜3、テルル

特開昭60-66863(3)

による半導体膜4、酸化インジウムによるソース電極5、ドレイン電極6を、順次、蒸着形成して、可撓性ある、薄膜トランジスタ基板を得た。

この実施例における、オン電流の経時的变化は、第2図の曲線2-2の如きものとなった。

(効果)

以上、本発明によれば、新規な薄膜トランジスタ基板を提供できる。この薄膜トランジスタ基板では、樹脂基板を用いるので、全体として、可撓性があり、形状の自由度が大きく、耐衝撃性にもすぐれ、作業性も良好である。

従って、センサー、能動素子、回路基板等として用いられる際、これらの設置単位や、作業手順に大きな自由度が得られ、設計の自由度も増大する。

また、ケイ素化合物の薄膜が、樹脂基板への金属の拡散を有効に防止するので、トランジスタ機能の経時的低下が有効に軽減され、薄膜トランジスタ基板の寿命が有効に延長される。

図面の簡単な説明

第1図は、樹脂基板を用いる薄膜トランジスタ基板の1例を示す図、第2図は、本発明における解決課題および、本発明の効果を説明するための図、第3図は、本発明の1実施例を示す、断面図的説明図である。

1…樹脂基板、 7…ケイ素化合物の薄膜、
2…ゲート電極、 3…ゲート絶縁膜、 4…半導体膜、 5…ソース電極、 6…ドレイン電極。

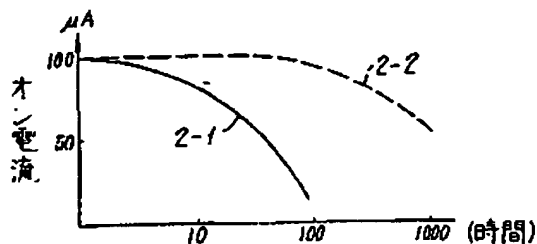
代理人 鎌 山



第1図



第2図



第3図

